

产品介绍

YCC32-0812SC1是一款 X 波段高集成度四通道多功能芯片，3.3V 电源供电，工作频率范围 8GHz~12GHz，芯片内部集成低噪声放大器，功率放大器，开关，6 位数控衰减器，6 位数控移相器，功分器，波束控制等模块，可提供最大 31.5dB 的衰减范围，步进 0.5dB，以及 360°的移相范围，步进 5.625°。芯片采用塑封 QFN 封装，共 76 个管脚，芯片尺寸为 9x9mm。

应用领域

- 雷达
- 通信系统

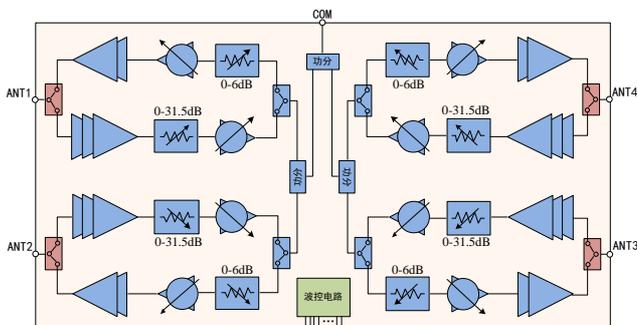


图1 YCC32-0812SC1结构框图

关键技术指标

- 工作电源电压：3.3V
- 工作频率范围：8GHz~12GHz
- 6 位衰减控制位，步进 0.5dB
- 6 位移相控制位，步进 5.625°
- 接收增益：13.5dB@10GHz（ANT 端口到 COM 端口）
- 发射增益：19.5dB@10GHz（COM 端口到 ANT 端口）（2dB/4dB/6dB 衰减可调，最低可调至 13.5dB）
- 端口驻波比 VSWR：< 2.2@8~10.5GHz
- 接收噪声系数 NF：<3dB（不衰减）
- 接收输入 P-1dB：-24dBm
- 发射输出 Psat：28dBm@8~10.5GHz
- RMS 相移误差：<4°
- 移相时幅度一致性：<±1dB
- RMS 衰减误差：<0.5dB
- 衰减精度：<0.2+2% A_i
- 衰减附加相移：<±6°
- 收发切换时间：<150ns
- 四通道工作电流：400mA/3600mA/150mA @10GHz 接收/连续波饱和发射/负载态
- 封装及尺寸：QFN 9x9mm

基本电性能

参数	条件	最小值	典型值	最大值	单位
频率范围		8	—	12	GHz
接收线性增益	ANTn 端口到 COM 端口	—	13.5	—	dB
发射线性增益	COM 端口到 ANTn 端口	—	19.5	—	dB
端口驻波比	8~10.5GHz	—	—	2.2	—
接收噪声系数	不衰减, 8~10.5GHz	—	—	3	dB
接收输入 P-1dB		—	-24	—	dBm
发射输出 P-1dB		—	26	—	dBm
发射输出 Psat	8~10.5GHz, COM 口输入 13dBm, 1us 脉宽, 10%发射占空 比	27.5	28	—	dBm
发射效率	连续波饱和发射	—	20	—	%
RMS 相移误差		—	—	4	Deg
移相幅度一致性		-1	—	1	dB
RMS 衰减误差		—	—	0.5	dB
衰减附加相移		-6	—	6	Deg
收发切换时间		—	—	150	ns
四通道接收电流		—	400	—	mA
四通道发射电流	连续波饱和发射 10GHz	—	3600	—	mA
四通道发射电流	连续波饱和发射 8GHz	—	4900	—	mA
四通道发射电流	连续波饱和发射 12GHz	—	3000	—	mA
四通道负载态电流		—	150	—	mA

数字端口电参数

参数	符号	条件	最小值	最大值	单位
输入高电平电压	VIH	VCC = 2.7 V to 3.6 V	1.7	—	V
输入低电平电压	VIL	VCC = 2.7 V to 3.6 V	—	0.8	V
输入高电平电流	IIH	VCC = 2.7 V to 3.6 V	-500	500	uA
输入低电平电流	IIL	VCC = 2.7 V to 3.6 V	-500	500	uA
输出高电平电压	VOH	VCC = 2.7 V to 3.6 V IOH = -100 uA	VCC-0.2	VCC	V
输出高电平电压	VOH	VCC = 2.7 V IOH = -8mA	2.4	VCC	V
输出低电平电压	VOL	VCC = 2.7 V to 3.6 V IOL = 100 uA	0	0.2	V
输出低电平电压	VOL	VCC = 2.7 V, IOL = 8mA	0	0.4	V

使用限制参数

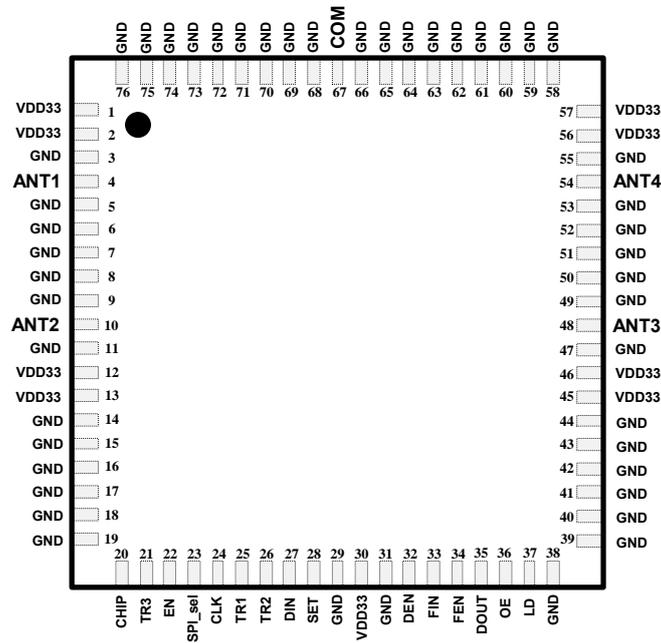
最大电源电压	+3.6V
最大射频输入功率	+20dBm
贮存温度	-65℃~+150℃
工作温度	-55℃~+125℃

注意：对以上所列的最大极限值，如果器件工作在超过此极限值的环境中，很可能对器件造成永久性破坏。

在实际运用中，最好不要使器件工作在此极限值或超过此极限值的环境中。

ESD保护

YCC32-0812SC1防静电等级(人体模式HBM)至少为Class 1A: ≥250V, <500V。当拿取时，要采取合适的ESD保护措施，以免造成性能下降或功能失效。

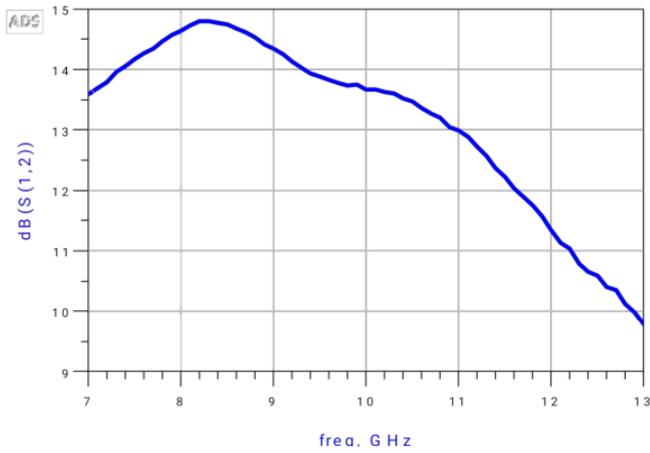


芯片管脚布局图

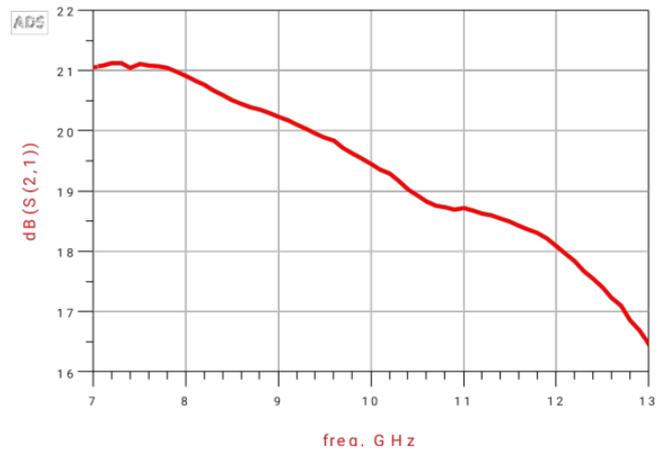
管脚序号	管脚名称	端口属性	备注	管脚序号	管脚名称	端口属性	备注
1	VDD33	电源	通道一 3.3V 电源端	39	GND	地	
2	VDD33	电源	通道一 3.3V 电源端	40	GND	地	
3	GND	地		41	GND	地	
4	ANT1	射频	通道一射频端口	42	GND	地	
5	GND	地		43	GND	地	
6	GND	地		44	GND	地	
7	GND	地		45	VDD33	电源	通道三 3.3V 电源端
8	GND	地		46	VDD33	电源	通道三 3.3V 电源端
9	GND	地		47	GND	地	
10	ANT2	射频	通道二射频端口	48	ANT3	射频	通道三射频端口
11	GND	地		49	GND	地	
11	VDD33	电源	通道二 3.3V 电源端	50	GND	地	

13	VDD33	电源	通道二 3.3V 电源端	51	GND	地	
14	GND	地		52	GND	地	
15	GND	地		53	GND	地	
16	GND	地		54	ANT4	射频	通道四射频端口
17	GND	地		55	GND	地	
18	GND	地		56	VDD33	电源	通道四 3.3V 电源端
19	GND	地		57	VDD33	电源	通道四 3.3V 电源端
20	CHIP	输入	接地	58	GND	地	
21	TR3	输入	接地	59	GND	地	
22	EN	输入	波控使能控制，弱下拉	60	GND	地	
23	SPI_sel	输入	波控模式接 3.3V 电压或悬空，弱上拉	61	GND	地	
24	CLK	输入	时钟，弱下拉	62	GND	地	
25	TR1	输入	接收开关控制，弱下拉	63	GND	地	
26	TR2	输入	脉冲发射开关控制，弱下拉	64	GND	地	
27	DIN	输入	串行数据输入，弱下拉	65	GND	地	
28	SET	输入	三级寄存器锁存，弱下拉	66	GND	地	
29	GND	地		67	COM	射频	射频公共端口
30	VDD	电源	波控 3.3V 电源端	68	GND	地	
31	GND	地		69	GND	地	
32	DEN	输入	二级锁存信号，弱上拉	70	GND	地	
33	FIN	输入	功能寄存器输入，弱下拉	70	GND	地	
34	FEN	输入	功能寄存器使能，弱上拉	72	GND	地	
35	DOUT	输出	串行数据输出，弱上拉	73	GND	地	
36	OE	输入	输出使能，弱上拉	74	GND	地	
37	LD	输入	自检控制，弱下拉	75	GND	地	
38	GND	地		76	GND	地	

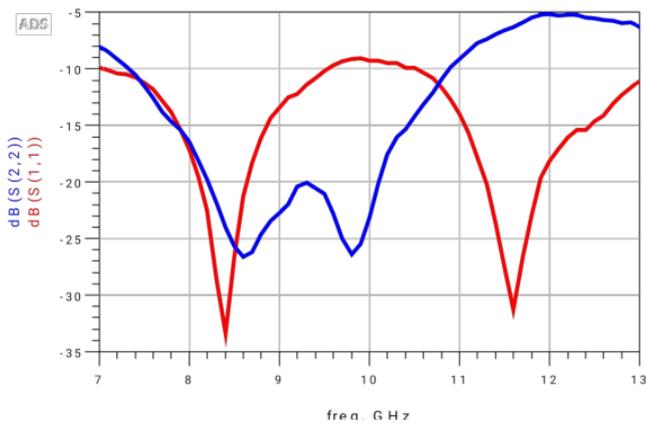
典型测试曲线（如无特殊说明，测试条件为电源电压 3.3V，常温环境）



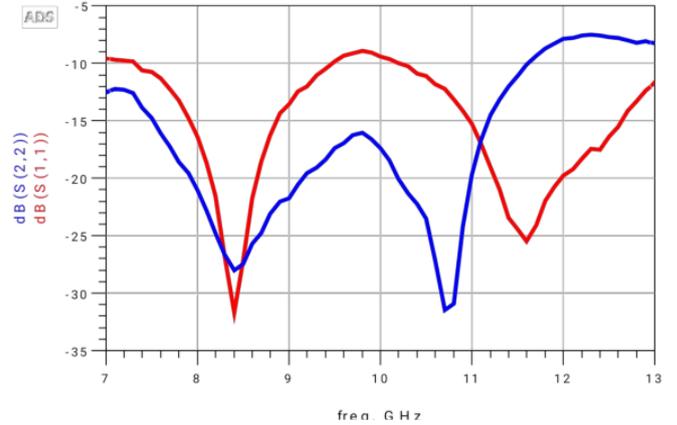
接收增益（ANTn 到 COM，其他通道负载态）



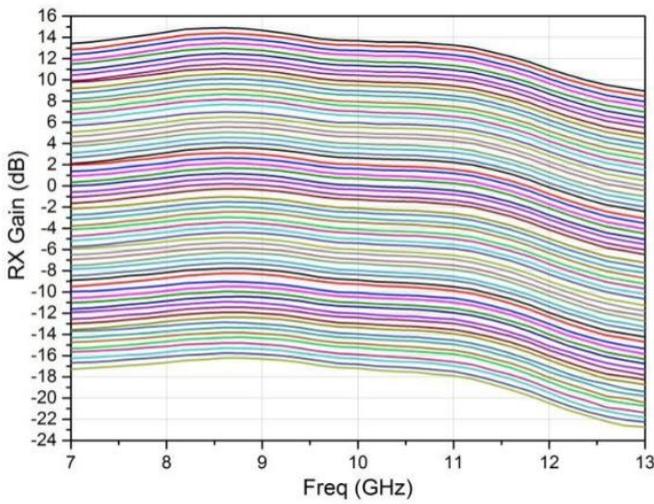
发射增益（COM 到 ANTn，其他通道负载态）



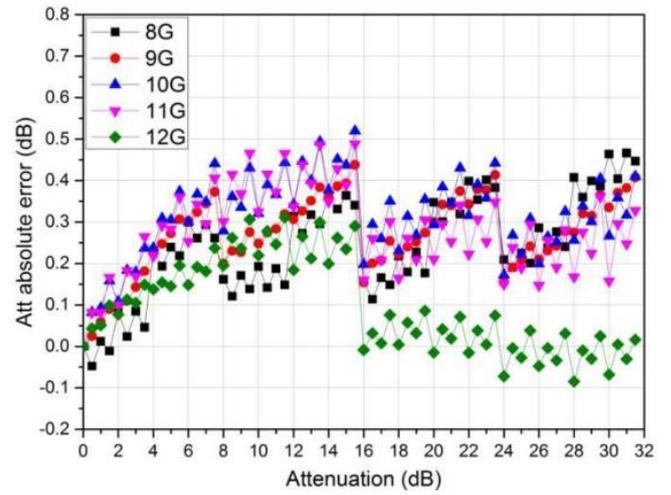
接收模式端口回波损耗



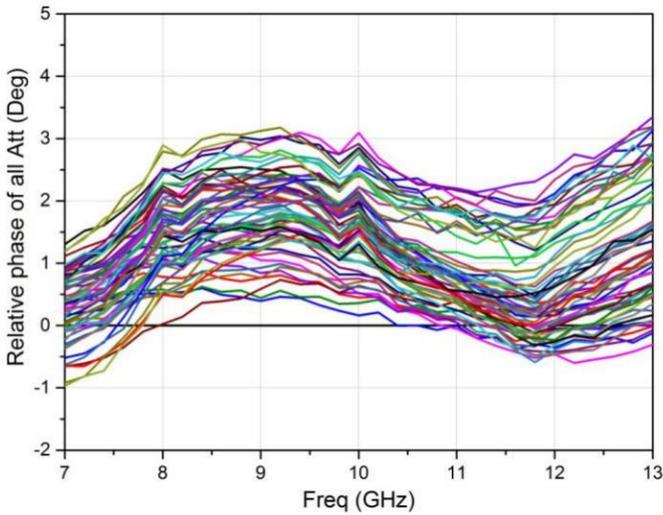
发射模式回波损耗



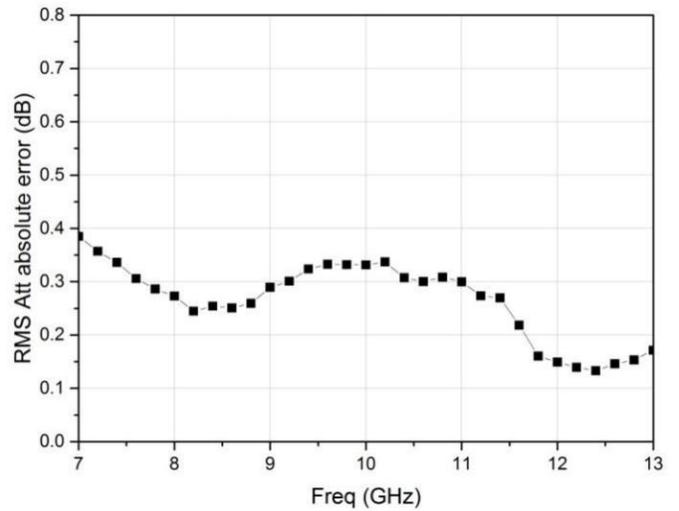
接收增益 64 态衰减曲线 vs 频率



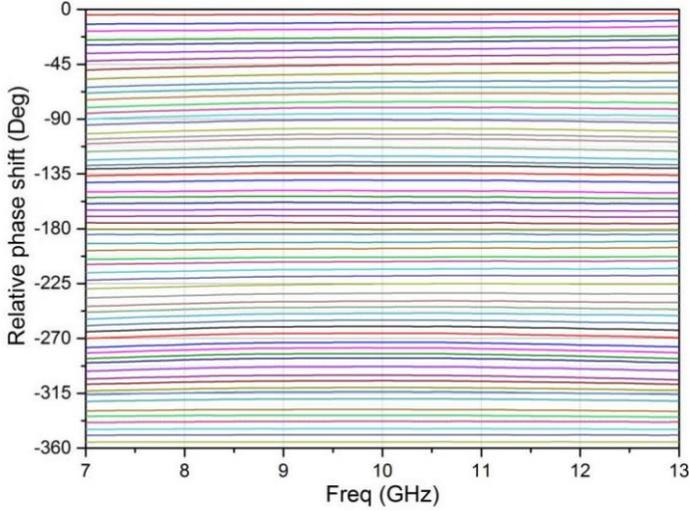
接收模式衰减误差 vs 衰减值



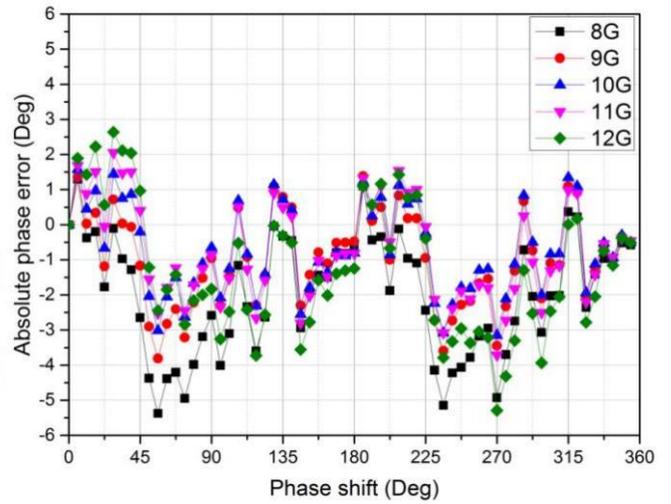
接收模式 64态衰减时附加相移 vs频率



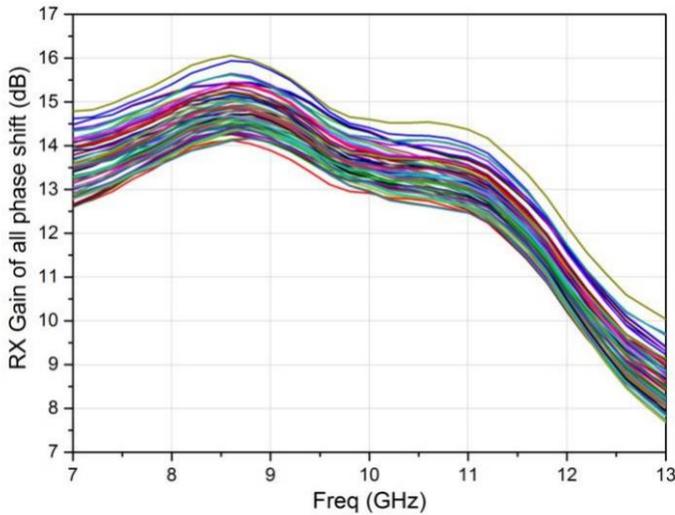
接收模式 RMS衰减误差 vs频率



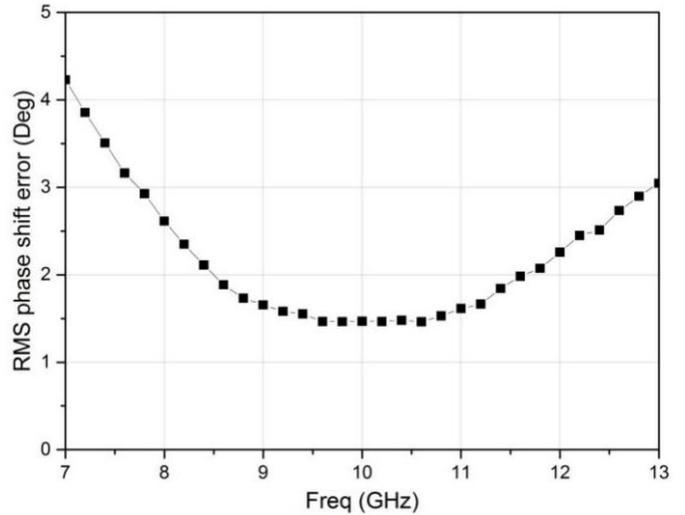
接收模式 64态相对移相曲线 vs频率



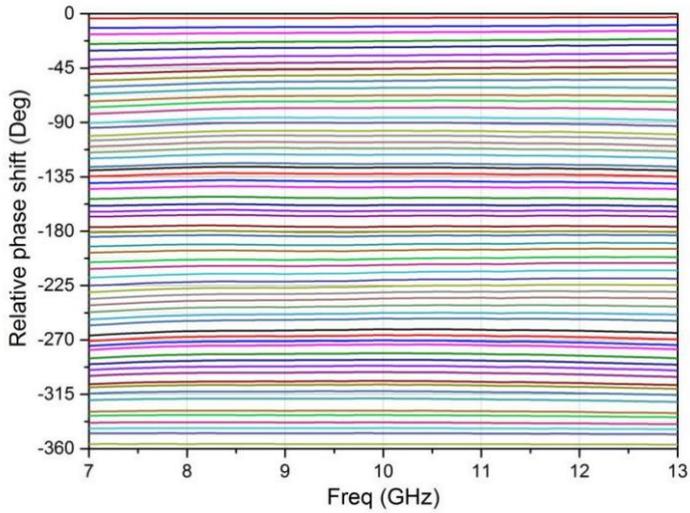
接收模式移相误差 vs移相值



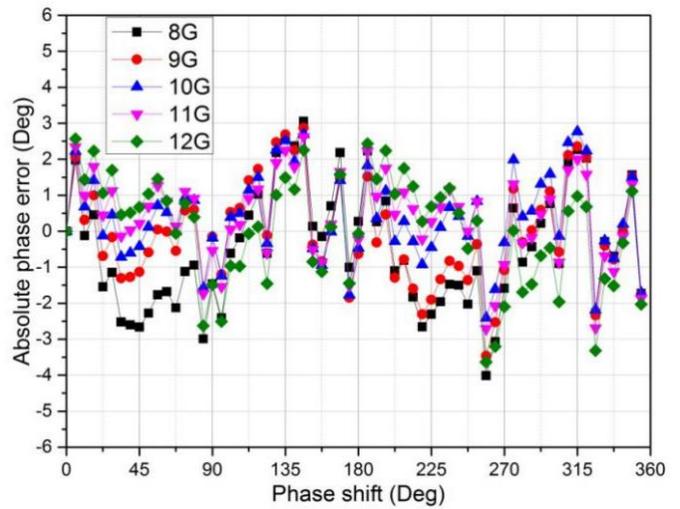
接收模式 64 态移相时增益曲线 vs 频率



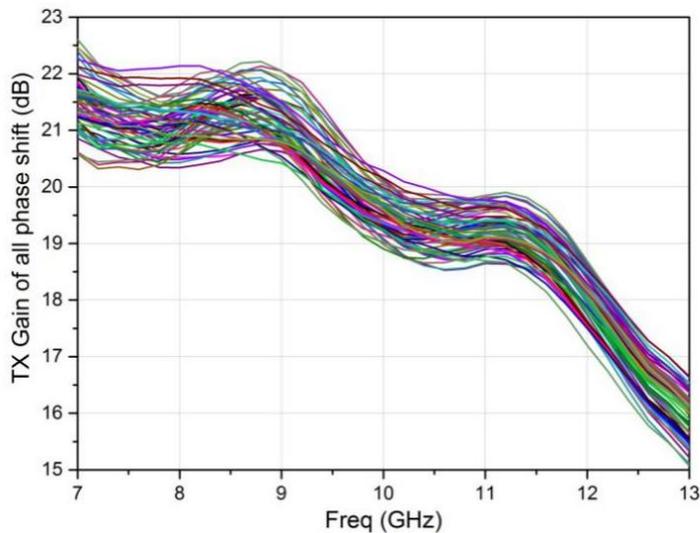
接收模式 RMS 移相误差 vs 频率



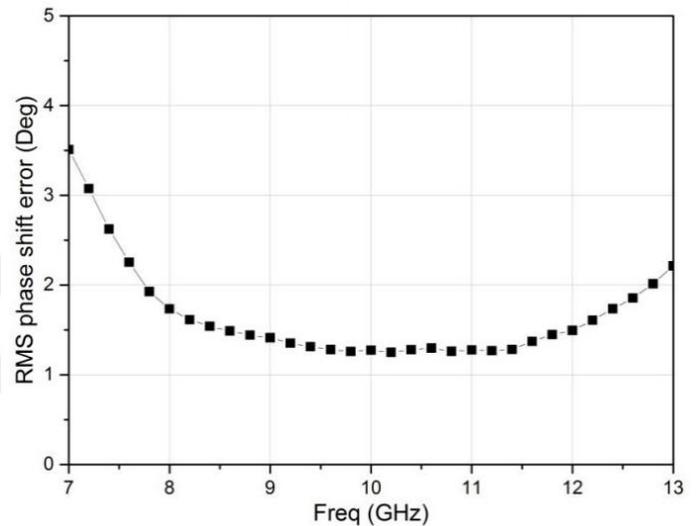
发射模式 64 态相对移相曲线 vs 频率



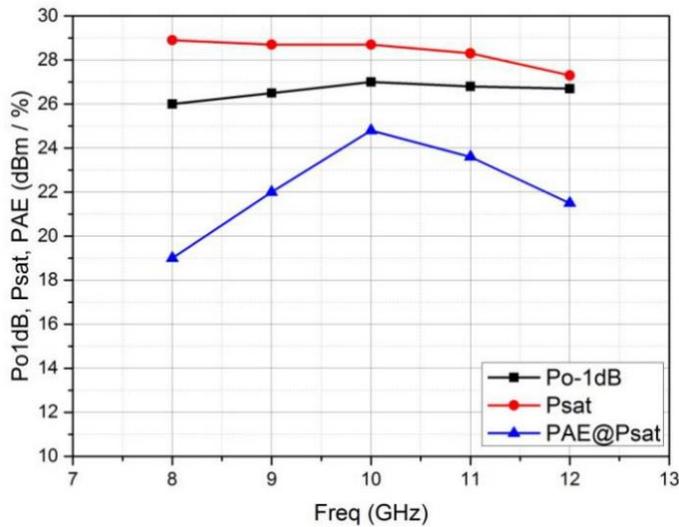
发射模式移相误差 vs 移相值



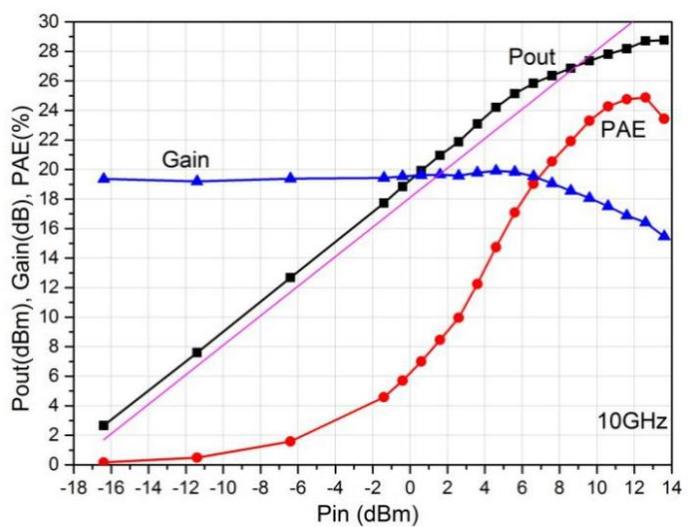
发射模式 64 态移相时增益曲线 vs 频率



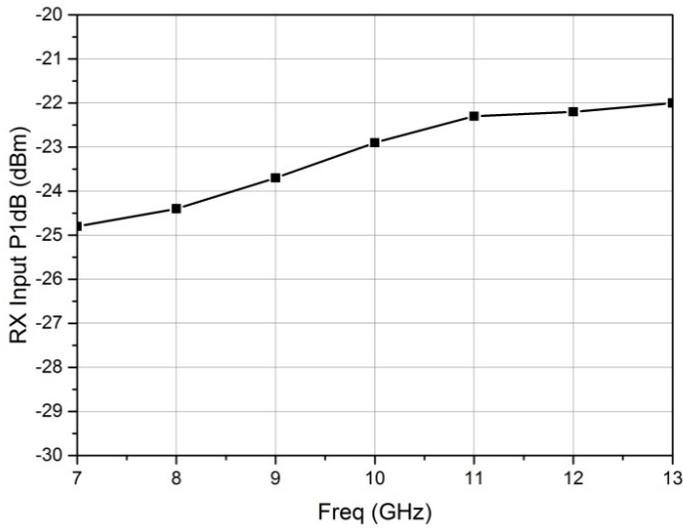
发射模式 RMS 移相误差 vs 频率



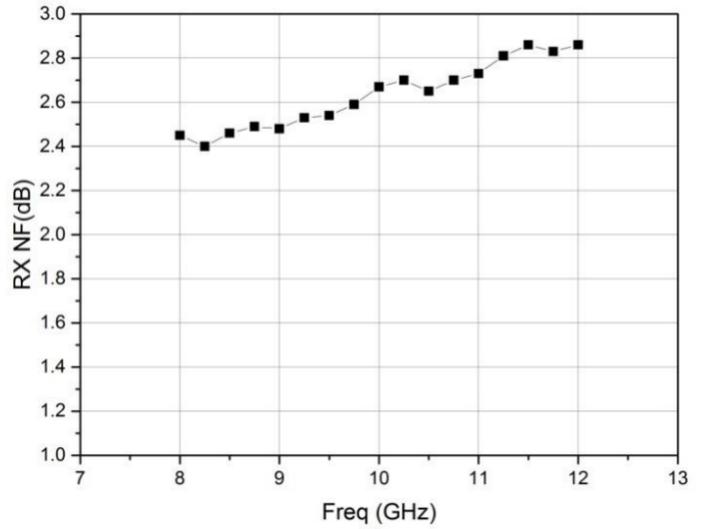
发射输出 1dB 功率,饱和功率,效率 vs 频率



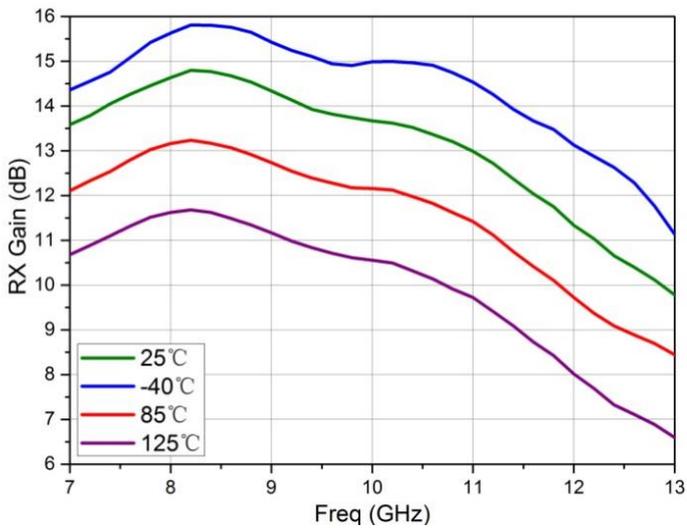
10GHz 发射输出功率,发射效率,增益 vs 输入功率



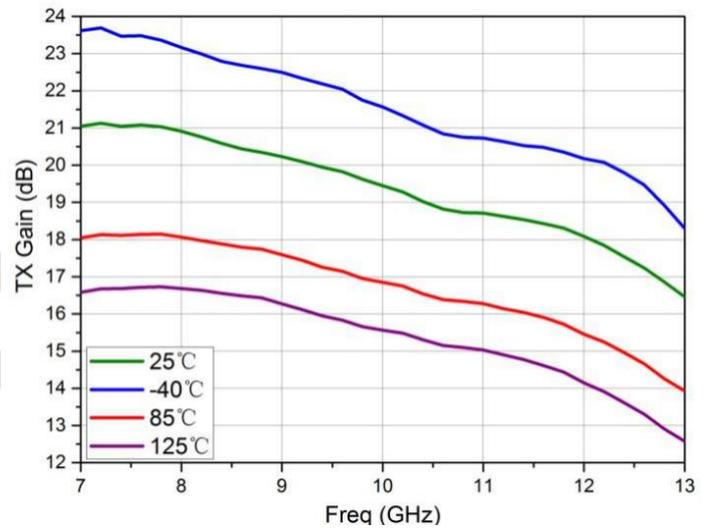
接收输入 1dB 功率 vs 频率



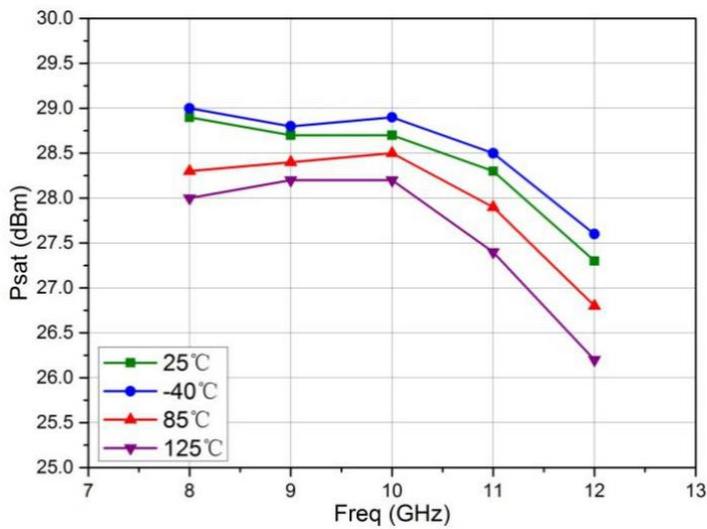
接收噪声系数 vs 频率



接收高低温增益曲线 vs 频率



发射高低温增益曲线 vs 频率



发射高低温饱和输出功率 vs 频率

数字控制功能

外部引脚 **SPI_SEL** 接高电平时进入波控模式，可按照本节的数字波控功能描述进行波束控制。此外，芯片应用时，**CHIP** 引脚接地，**TR3** 引脚接地。

状态控制输出说明

收发状态控制，各通道采用相同的逻辑控制输入，由各个通道的收发状态控制位分别输出相应通道的状态，其中 **EN**，**TR1**，**TR2** 为芯片引脚输入，**MCT**，**MCR** 为内部寄存器输入。

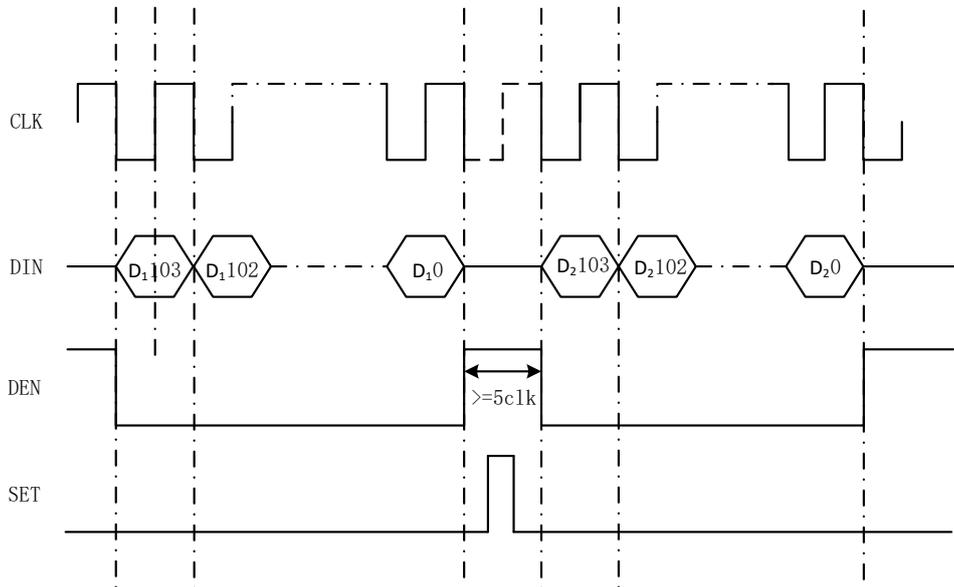
输入					对应通道状态
EN	TR1	TR2	MCT	MCR	
0	0	0	x	0	接收态
0	1	0	x	0	过渡态
0	1	1	0	x	发射态
其它组合					负载态

状态控制说明

注:在配置发射态时，先要通过 **FIN** 输入 **12'h3e0**，配置功能寄存器。上电后，**MCT=MCR** 的默认值为 1，芯片默认处于负载态。在进行收发状态切换时需要同时对 **MCT**、**MCR** 进行相应的配置。

波控时序图

1、数据输入时序

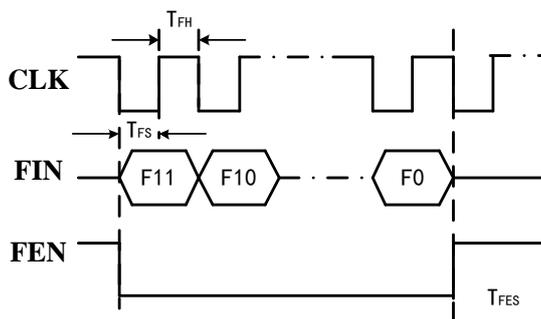


数据输入时序图

DEN 为低时，CLK 上升沿，数据从 DIN 端口串行写入 reg_data1。104 位数据定义如下：其中 AT、AR 分别为发射、接收衰减，PT、PR 分别为发射、接收移相；SET 上升沿更新数据到 reg_data3。

第一通道					
D[25:20]	D19	D18	D[17:12]	D[11:6]	D[5:0]
AT1[5:0]	MCT1	MCR1	AR1[5:0]	PT1[5:0]	PR1[5:0]
第二通道					
D[51:46]	D45	D44	D[43:38]	D[37:32]	D[31:26]
AT2[5:0]	MCT2	MCR2	AR2[5:0]	PT2[5:0]	PR2[5:0]
第三通道					
D[77:72]	D71	D70	D[69:64]	D[63:58]	D[57:52]
AT3[5:0]	MCT3	MCR3	AR3[5:0]	PT3[5:0]	PR3[5:0]
第四通道					
D[103:98]	D97	D96	D[95:90]	D[89:84]	D[83:78]
AT4[5:0]	MCT4	MCR4	AR4[5:0]	PT4[5:0]	PR4[5:0]

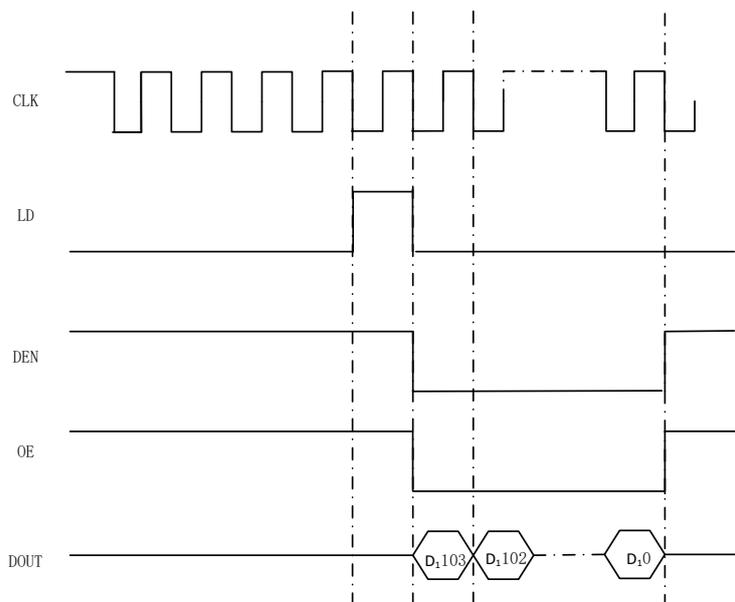
104 位数据定义



功能寄存器输入时序

FEN 拉低 12 个时钟周期，CLK 上升沿时，数据从 FIN 端口输入。

3、自检数据输出时序



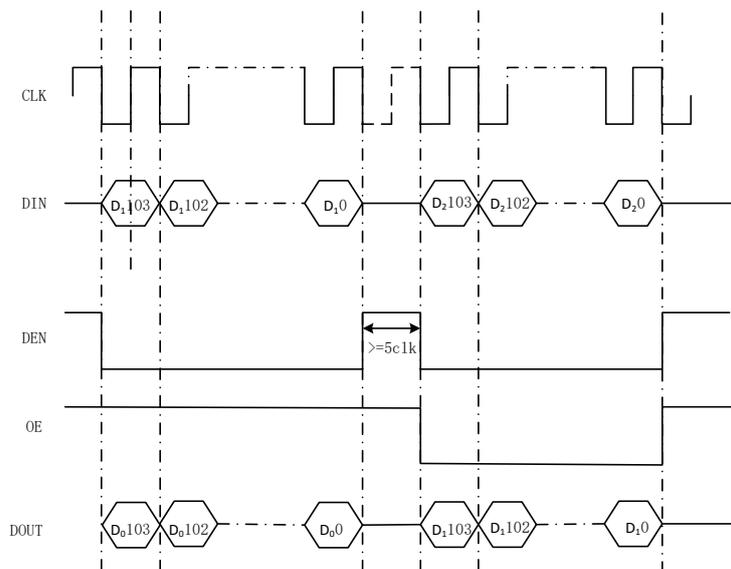
自检数据输出时序

LD 为高电平时将自检数据加载到 reg_data1，然后将 DEN 和 OE 拉低 104 个时钟周期，自检数据通过 DOUT 引脚串行输出。通过 FIN 串行输入 12'h0010_yyyy_yyyy，其中 8'byyyy_yyyyy 为地址 addr 用于指定自检数据，指定的内容及顺序见下表：

addr 自检数据	0xe0~0xe3	0xf0	0xf1	0xff
D25	0	0	reg_data 3	0
D24	0	reg_fun1		P5

D23	0	[11:0]		P4
D22	0			P3
D21	0			P2
D20	reg_fun2[0~3]			P1
D19				P0
D18				A5
D17				A4
D16				A3
D15				A2
D14				A1
D13				A0
D12	0	0	0	
D11	0	reg_fun1 [11:0]		P5
D10	0			P4
D9	0			P3
D8	0			P2
D7	reg_fun2[0~3]			P1
D6				P0
D5				A5
D4				A4
D3				A3
D2				A2
D1				A1
D0				A0

自检数据列表



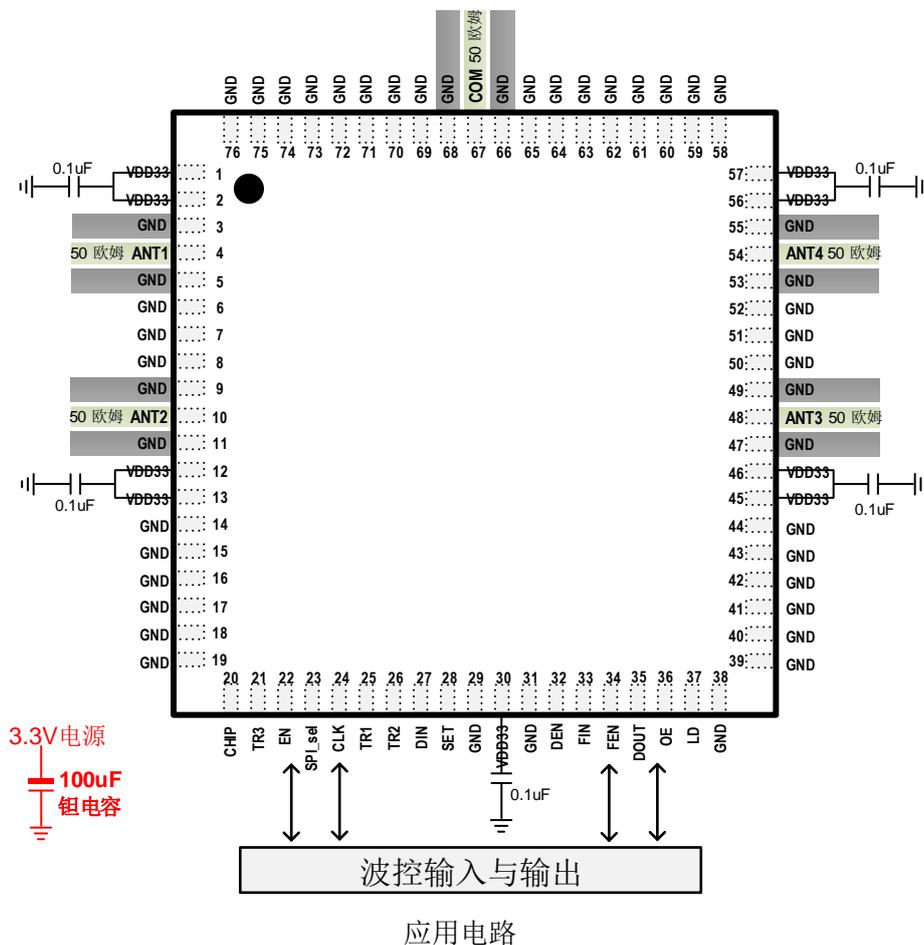
串行输出时序

连续输入时，将 OE 拉低，DOUT 将依次输出上一次输入的 104bit 数据，可用于芯片级联场景。

应用信息

YCC32-0812SC1 是一款 X 波段高集成度四通道多功能芯片，芯片内部集成低噪声放大器，功率放大器，开关，6 位数控衰减器，6 位数控移相器，功分器，波束控制等模块。通过对芯片内部衰减和移相编码实现对接收和发射信号的衰减和移相。芯片具有较高的灵敏度且衰减和移相精度高，可满足于当前军用及民用雷达等系统的应用要求。

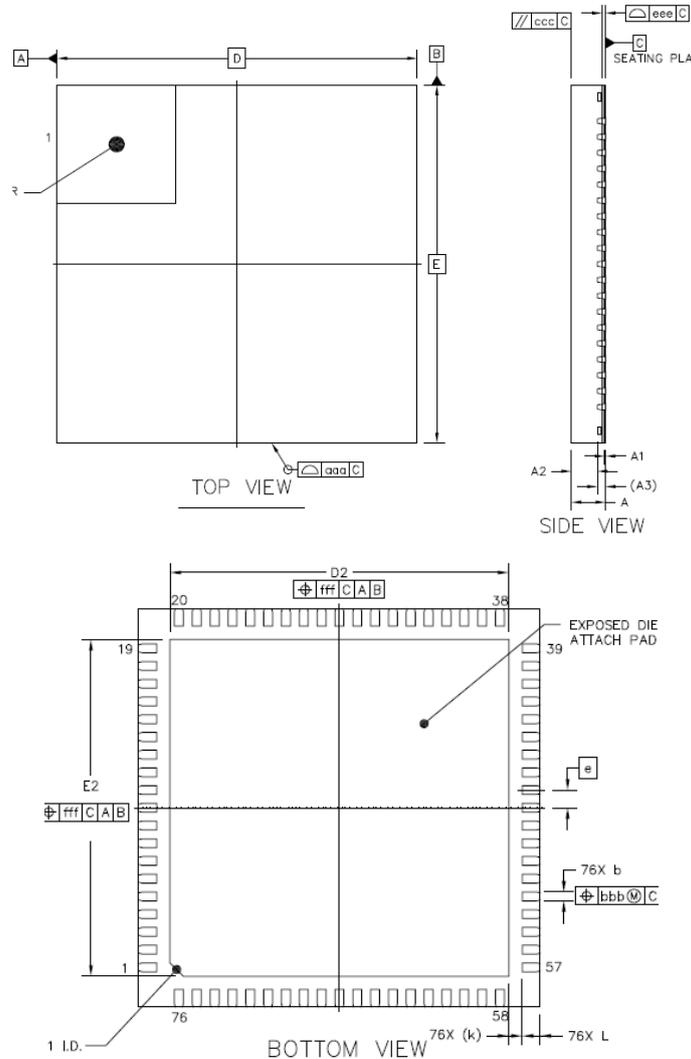
芯片采用塑封 QFN 封装，共 76 个管脚，芯片尺寸为 9×9mm。COM，ANT1，ANT2，ANT3 和 ANT4 均为射频信号端口，需要 50 欧姆传输线连接，射频信号端口不需要片外隔直电容。本芯片的电源电压为 3.3V，应用时靠近芯片 VDD33 管脚处放置 0.1uF 贴片电容到地，此外，本四通道芯片需要至少 100uF 的钽电容滤波，用来降低脉冲切换时芯片端电源电压的波动。CHIP、TR3、EN、CLK、TR1、TR2、DIN、SET、DEN、FIN、FEN、DOUT、OE、LD 为波控输入和输出端口，芯片工作时，需先给电源端口 VDD33 上电，再给波控 I/O 口控制信号。



封装方案

芯片采用 QFN76 管脚封装，尺寸为 9mm×9mm，详细尺寸信息如下图所示。

封装后芯片背面金属是整个芯片直流和交流信号的地端以及芯片主要的散热输出端，应用时需要与板上地平面有充分理想的连接以及充分良好的散热。



封装正面图、侧面图、底面图

封装尺寸

尺寸 符号	数值 (毫米)		
	最小	标称	最大
A	0.8	0.85	0.9
A1	0	0.02	0.05
A2	—	0.65	—
A3	0.203 REF		
b	0.15	0.20	0.25
D	9 BSC		
E	9 BSC		
e	0.4 BSC		
D2	7.6	7.7	7.8
E2	7.6	7.7	7.8
L	0.2	0.3	0.4
K	0.35 REF		
aaa	0.1		
ccc	0.1		
eee	0.08		
bbb	0.07		
fff	0.1		