

产品介绍

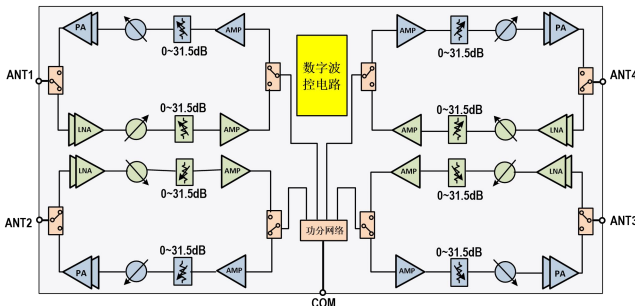
YCC88-1417CQ1是一款14-17GHz一片式高集成度四通道幅相多功能芯片，系统框图如图1所示，芯片3.3V电源供电。芯片内部集成功率放大器、低噪声放大器、天线开关、移相器、衰减器、功分网络等模块，接收/发射均支持6位移相(步进 5.625°)和6位衰减(步进 0.5dB)功能。本芯片所有对外接口均为单端输入输出，对外射频端口实现 50Ω 匹配，无须外接匹配电路。

应用领域

- 雷达
- 通信系统

关键技术指标

- 工作电源电压: 3.3V
- 工作频率范围: 14~17GHz
- 6位衰减控制位, 步进 0.5dB
- 6位移相控制位, 步进 5.625°
- 接收增益: 22.5dB (ANT 端口到 COM 端口)
- 发射增益: 26dB (COM 端口到 ANT 端口)
- ANT 端口驻波比 VSWR: <2.0
- COM 端口驻波比 VSWR: <2.2
- 接收噪声系数 NF: 3.2dB (不衰减)
- 接收输入 $P_{-1\text{dB}}$: -24dBm
- 发射输出 P_{sat} : 27dBm@ (COM 口输入= 6dBm)
- 发射输出 P_{sat} : 27.5dBm@ (COM 口输入= 10dBm)
- RMS 相移误差: $<4^\circ$
- 移相附加调幅: $<\pm 0.9\text{dB}$
- RMS 衰减误差: $<0.6\text{dB}$
- 衰减附加相移: $<\pm 4^\circ$
- 收发切换时间: 250ns
- 四通道工作电流: $230\text{mA}/3000\text{mA}/35\text{mA}$ 接收/连续波
- 饱和发射 $@P_{\text{out}}=27\text{dBm}/$ 负载态
- 封装类型与尺寸: $7.5\text{mm}\times 7.5\text{mm}$ LGA



YCC88-1417CQ1芯片模块示意图

电气特性

典型值测得的工作条件：芯片外壳温度 25℃，VDD=3.3V

表 1 接收通道电性能

参数	条件	最小值	典型值	最大值	单位
频率范围		14	—	17	GHz
接收线性增益	ANT 端口到 COM 端口, Pin=-45 dBm	—	22.5	—	dB
带内增益平坦度		-1	—	1	dB
通道间幅度一致性	基态	-2	—	2	dB
通道间相位一致性	基态	-30	—	30	Deg
ANT 端口驻波比		—	—	2	—
COM 端口驻波比		—	—	2.2	—
接收噪声系数	不衰减	—	3.2	—	dB
接收输入 P-1dB		-26	—	-22	dBm
RMS 相移误差	6bit, 步进 5.625°	—	—	4	Deg
移相寄生调幅		-0.9	—	0.9	dB
RMS 衰减误差	6bit, 步进 0.5dB	—	—	0.6	dB
衰减附加相移		-4	—	4	Deg
收发切换时间		—	250	—	ns
单通道接收电流		—	58	—	mA

表 2 发射通道电性能

参数	条件	最小值	典型值	最大值	单位
频率范围		14	—	17	GHz
发射线性增益	COM 端口到 ANT 端口 Pin=-20 dBm	—	26	—	dB
带内增益平坦度		-1	—	1	dB
通道间幅度一致性	Pin=-20 dBm	-2	—	2	dB
通道间相位一致性	Pin=-20 dBm	-30	—	30	Deg
ANT 端口驻波比		—	—	2	—
COM 端口驻波比		—	—	2.2	—
功率增益	Pin=6 dBm	—	21	—	dB
功率增益	Pin=10 dBm	—	17.5	—	dB
发射输出 Psat	Pin=6dBm	26.5	—	27.2	dBm
发射输出 Psat	Pin=10 dBm	27.5	—	27.8	dBm
发射效率 PAE		—	21.5	—	%
RMS 相移误差		—	4	—	Deg
移相寄生调幅		-0.7	—	0.7	dB
RMS 衰减误差		—	—	0.6	dB

衰减附加相移		-4	—	4	Deg
单通道发射电流	Pin=6 dBm, CW, @ 14~17GHz	680	—	760	mA
单通道发射电流	Pin=10 dBm, CW, @ 14~17GHz	770	—	830	mA

表 3 数字端口电参数

参数	符号	条件	最小值	最大值	单位
输入高电平电压	V _{IH}	VDD33 = 3 V to 3.6 V,	0.65VDD33	—	V
输入低电平电压	V _{IL}	VDD33 = 3 V to 3.6 V,	—	0.3VDD33	V
输入高电平电流	I _{IH}	VDD33 = 3 V to 3.6 V,	-100	100	uA
输入低电平电流	I _{IL}	VDD33 = 3 V to 3.6 V,	-100	100	uA
输出高电平电压	V _{OH}	I _O =4mA	VDD33-0.6	VDD33	V
输出低电平电压	V _{OL}	I _O =4mA	0	0.4	V

极限参数

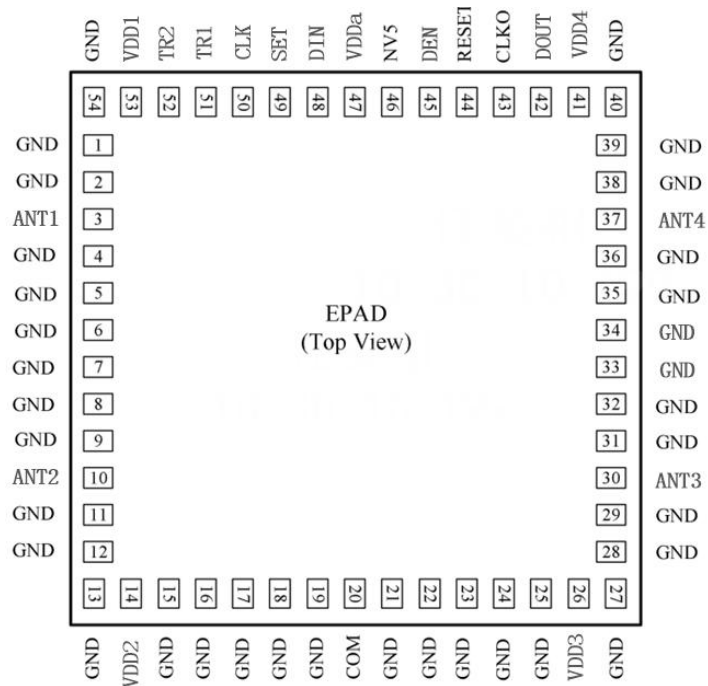
最大电源电压	3.6V
最大射频输入功率	27dBm
存储温度	-65~150℃
使用温度	-55~125℃
热阻（结到壳温）	1.6℃/W
热阻（结到热沉）	6.2℃/W

注意：对以上所列的最大极限值，如果器件工作在超过此极限值的环境中，很可能对器件造成永久性破坏。在实际运用中，最好不要使器件工作在此极限值或超过此极限值的环境中。

ESD保护

YCC88-1417CQ1 防静电等级（人体模式 HBM）为 Class 1A 级，≥250V，<500V。当拿取时，要采取合适的 ESD 保护措施，以免造成性能下降或功能失效。

管脚配置



芯片管脚布局图

表 4 管脚功能信息表

引脚序号	引脚名称	备注
3	ANT1	天线 1 口
10	ANT2	天线 2 口
14	VDD2	通道 2 射频 3.3V 电源
20	COM	公共口
26	VDD3	通道 3 射频 3.3V 电源
30	ANT3	天线 3 口
37	ANT4	天线 4 口
41	VDD4	通道 4 射频 3.3V 电源
42	Dout	数字 IO, 数字信号输出
43	CLKO	数字 IO, 时钟输出
44	RESET	数字 IO, 外部复位, 弱下拉
45	DEN	数字 IO, 二级锁存信号, 弱上拉
46	NV5	-5V 供电
47	VDDa	数字 3.3V 电源
48	DIN	数字 IO, 数字信号输入, 弱下拉
49	SET	数字 IO, 三级寄存器锁存, 弱下拉
50	CLK	数字 IO, 时钟输入, 弱下拉
51	TR1	数字 IO, 接收开关控制, 弱下拉

52	TR2	数字 IO, 脉冲发射开关控制, 弱下拉
53	VDD1	通道 1 射频 3.3V 电源
EPAD	芯片背面接地	
其他引脚	GND	接地, 使用时将所有接地管脚均与 PCB 低阻地平面相连

数字波控功能

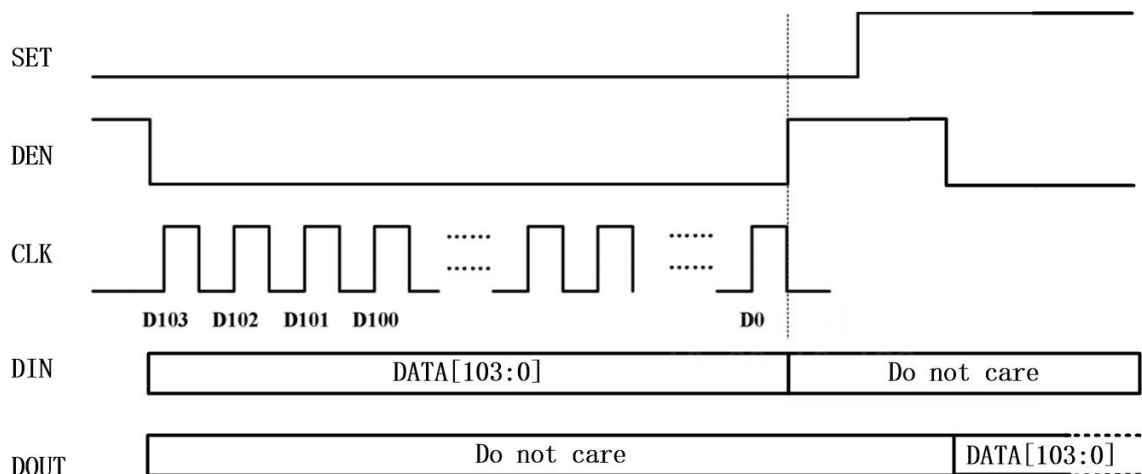
芯片上电后内部默认 SD0=SD1=1, 因此上电默认状态与 TR1、TR2 的外接点位相关, 如希望芯片上电为负载态, 上电时可外接 TR1=0, TR2=1。芯片上电后, 通过控制程序写入通道状态控制, 再写入幅度、相位控制即可进行相应的通道状态控制。

收发状态控制, 四个通道采用相同的逻辑控制输入, 由各个通道的收发状态控制位分别输出相应通道的状态。

表 5 状态控制说明

输入				对应通道状态
TR1	TR2	SD0	SD1	
1	1	X	1	发射态
1	0	X	1	过渡态
0	0	1	X	接收态
X	X	0	0	负载态
其它组合				负载态

上电后, SD0、SD1 的默认值为 1。

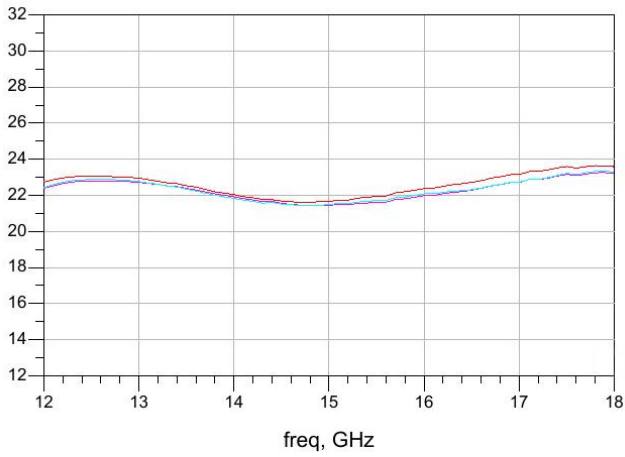


该芯片仅有波控模式, 波控模式可以对芯片的幅相进行配置。需要注意波控模式下只能进行数据的写入, DOUT 为 DIN 串入数据的串出。如图 3 所示, 为波控模式的帧结构, 在时钟上升沿对 DIN 的信号进行寄存。波控模式的 DIN 中数据位只有 104-bit, 具体定义详见表 5。

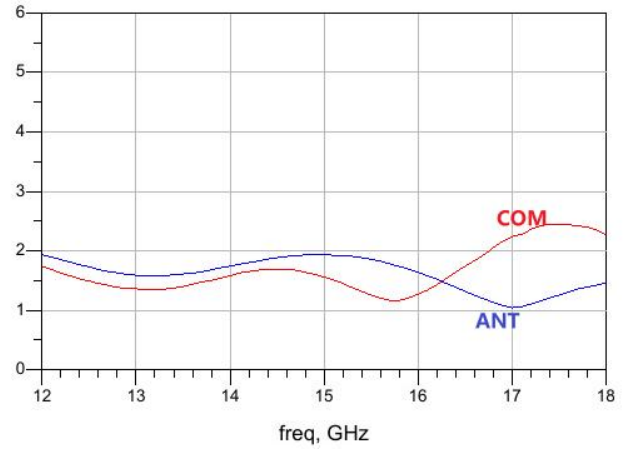
表 6 104 位数据定义

DATA 位	名称	说明
Bit[103]	CH4_SD1	通道 4 发射待机控制
Bit[102:97]	CH4_TX_PS	通道 4 发射移相
Bit[96:91]	CH4_TX_DSA	通道 4 发射衰减
Bit[90:85]	CH4_RX_PS	通道 4 接收移相
Bit[84:79]	CH4_RX_DSA	通道 4 接收衰减
Bit[78]	CH4_SD0	通道 4 接收待机控制
Bit[77]	CH3_SD1	通道 3 发射待机控制
Bit[76:71]	CH3_TX_PS	通道 3 发射移相
Bit[70:65]	CH3_TX_DSA	通道 3 发射衰减
Bit[64:59]	CH3_RX_PS	通道 3 接收移相
Bit[58:53]	CH3_RX_DSA	通道 3 接收衰减
Bit[52]	CH3_SD0	通道 3 接收待机控制
Bit[51]	CH2_SD1	通道 2 发射待机控制
Bit[50:45]	CH2_TX_PS	通道 2 发射移相
Bit[44:39]	CH2_TX_DSA	通道 2 发射衰减
Bit[38:33]	CH2_RX_PS	通道 2 接收移相
Bit[32:27]	CH2_RX_DSA	通道 2 接收衰减
Bit[26]	CH2_SD0	通道 2 接收待机控制
Bit[25]	CH1_SD1	通道 1 发射待机控制
Bit[24:19]	CH1_TX_PS	通道 1 发射移相
Bit[18:13]	CH1_TX_DSA	通道 1 发射衰减
Bit[12:7]	CH1_RX_PS	通道 1 接收移相
Bit[6:1]	CH1_RX_DSA	通道 1 接收衰减
Bit[0]	CH1_SD0	通道 1 接收待机控制

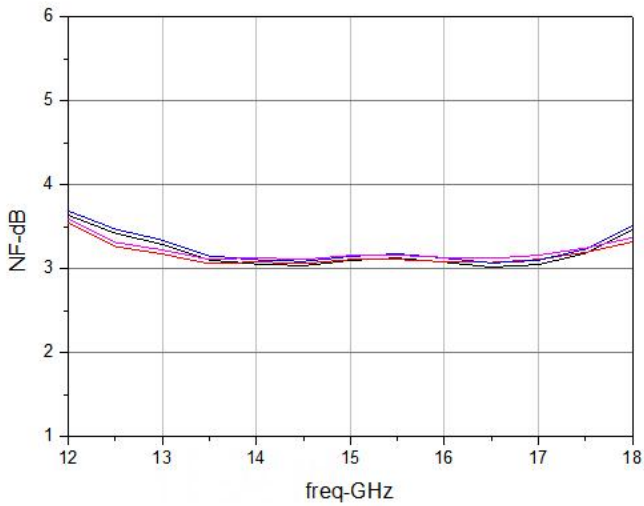
典型测试曲线（如无特殊说明，测试条件为电源电压 3.3V，常温环境）



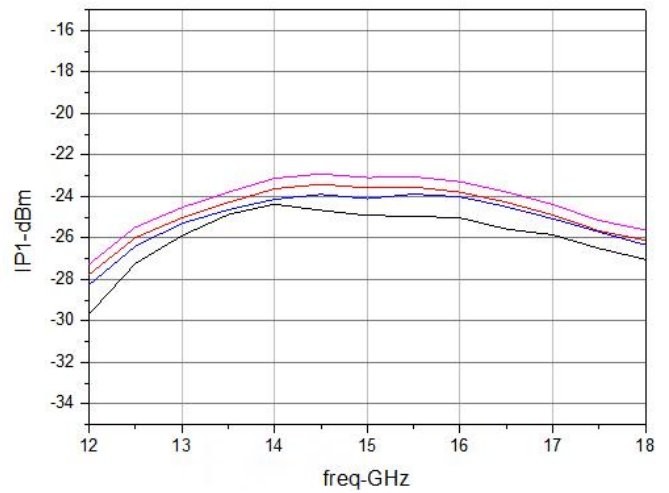
接收增益（ANT 到 COM，四通道）



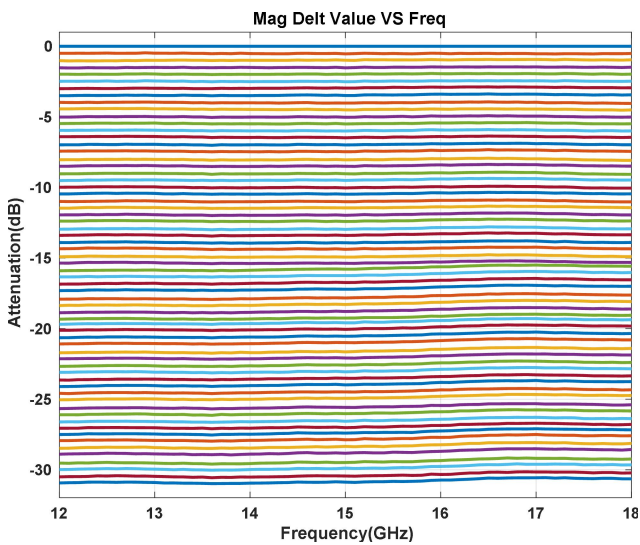
接收端口驻波（ANT 口与 COM 口）



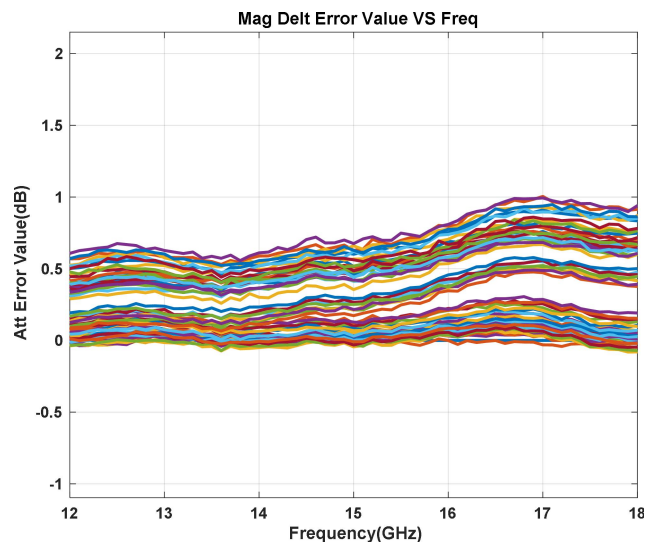
接收通道 NF



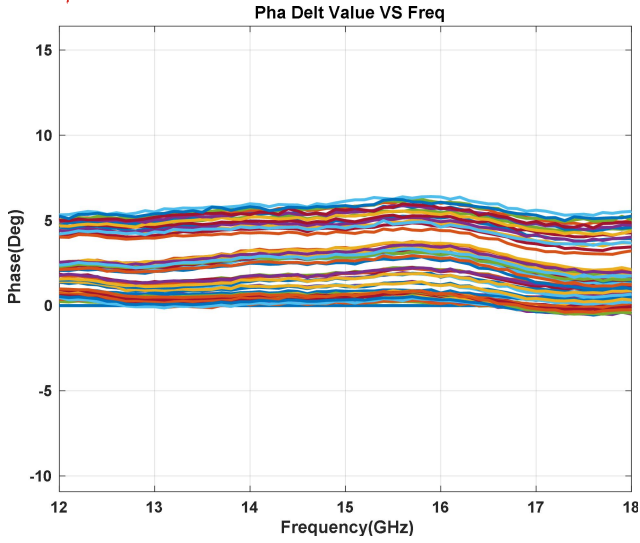
接收通道 P-1



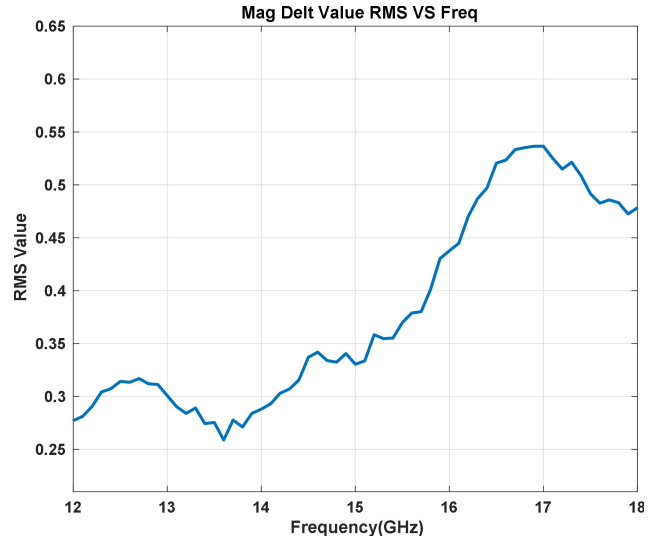
接收通道衰减相对衰减



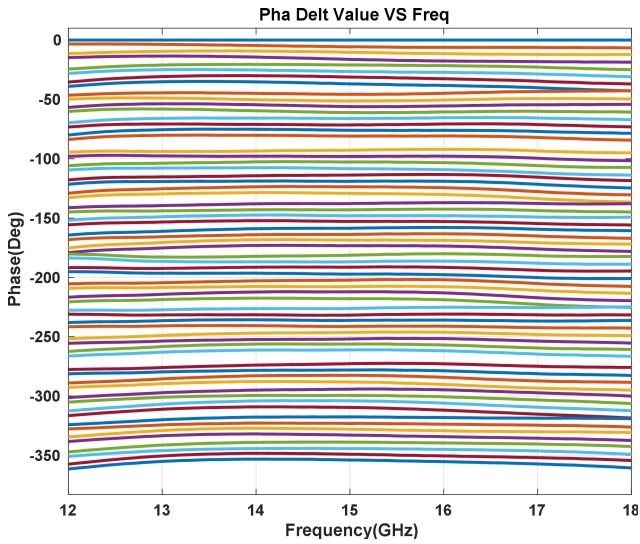
接收衰减累计误差



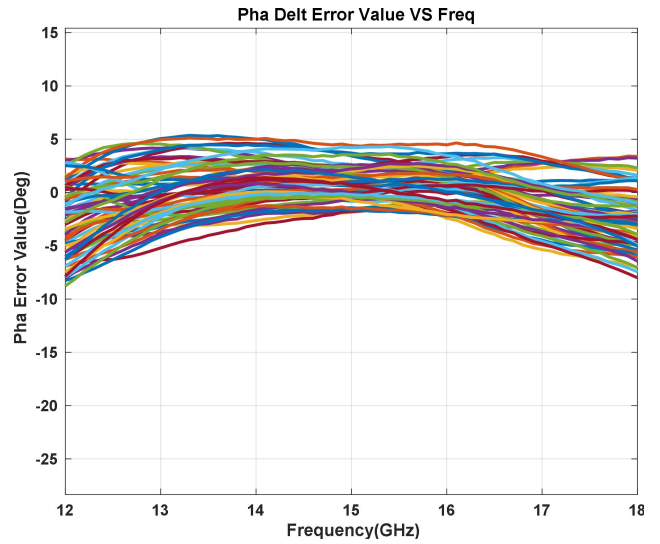
接收通道衰减寄生调相



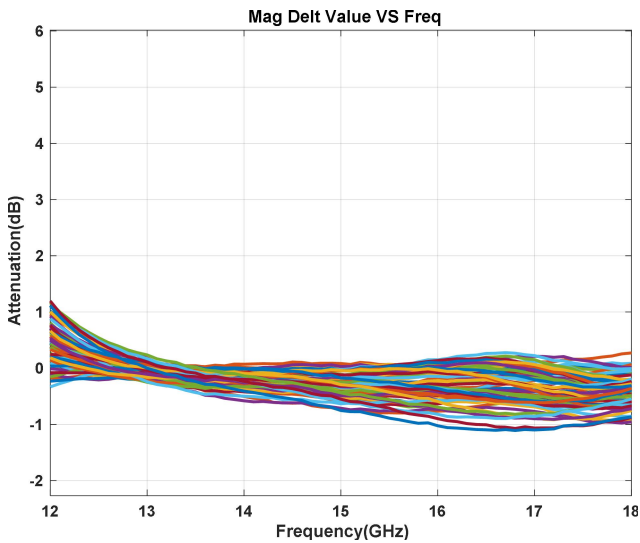
接收通道衰减 RMS 误差



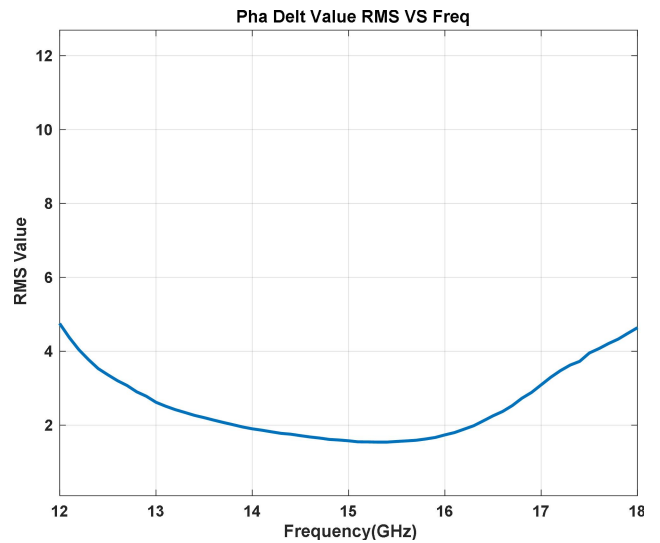
接收通道移相相对相位



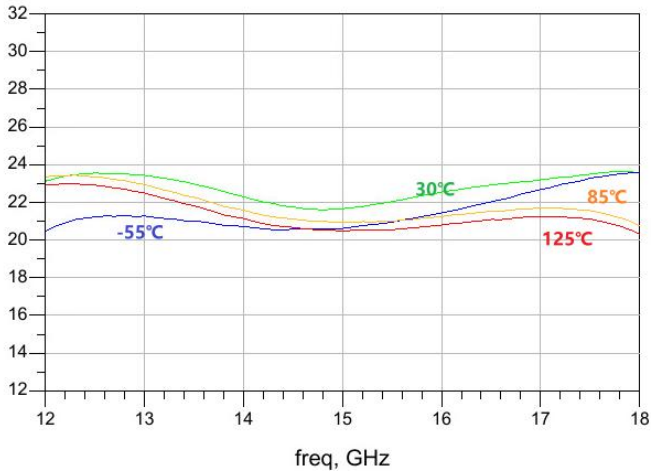
接收通道移相累计误差



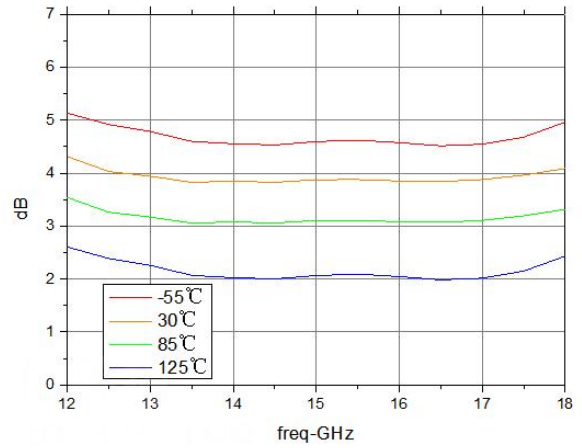
接收通道移相寄生调幅



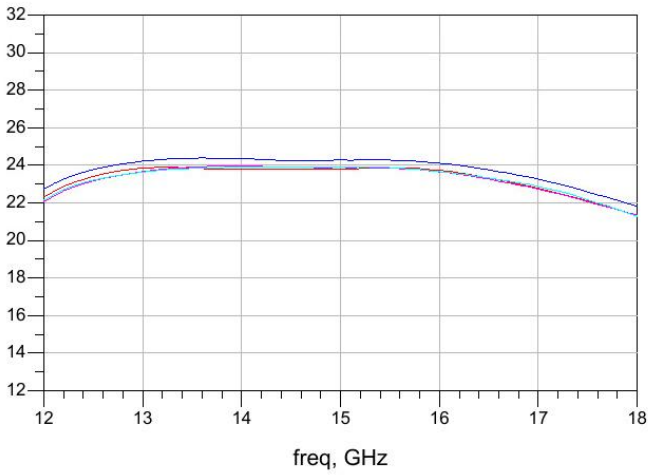
接收通道移相 RMS 误差



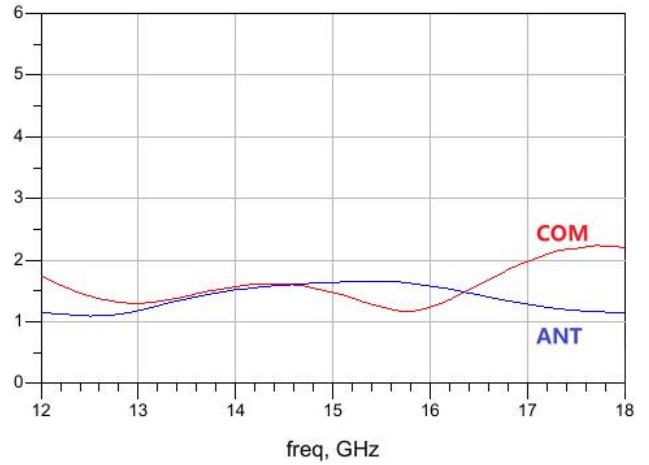
接收通道高低温增益



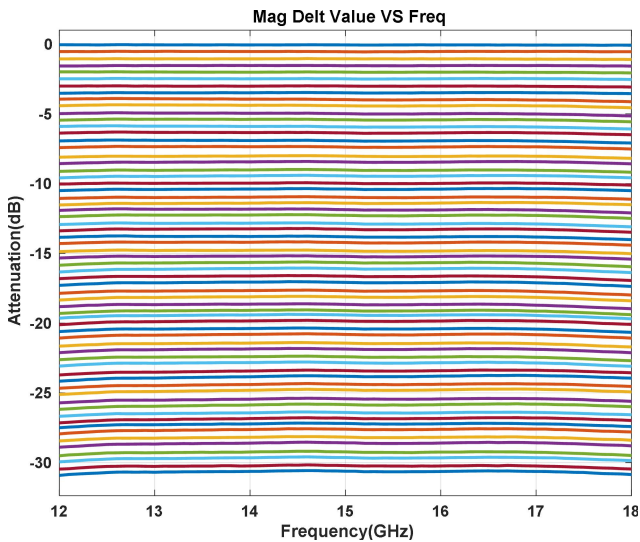
接收通道高低温噪声系数



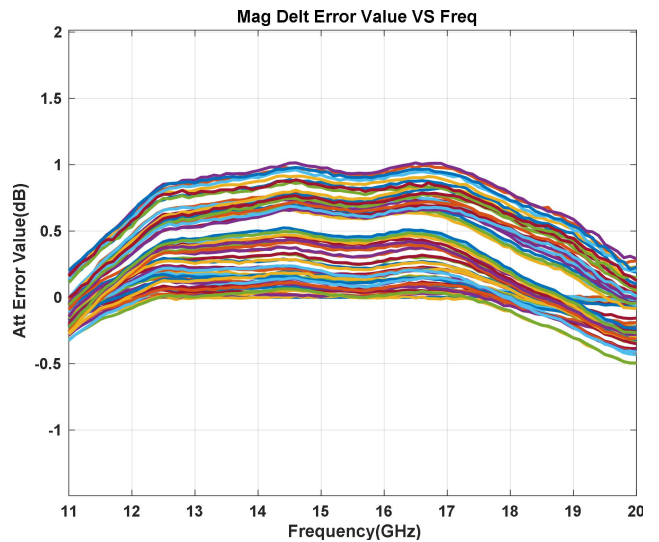
发射增益 (COM 到 ANT, 四通道)



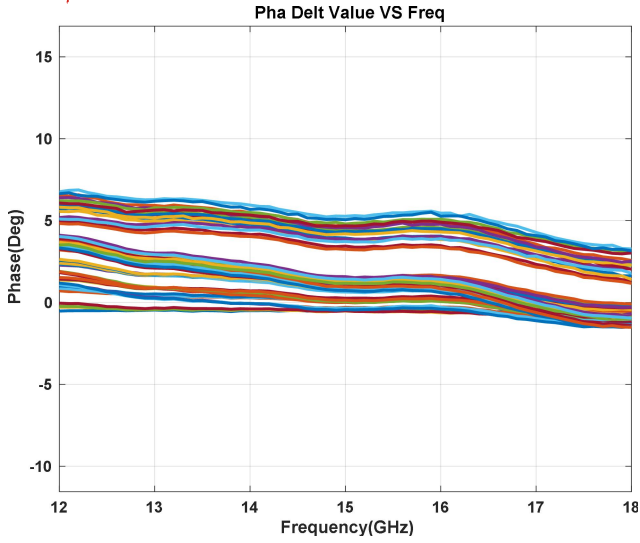
发射端口驻波 (ANT 口与 COM 口)



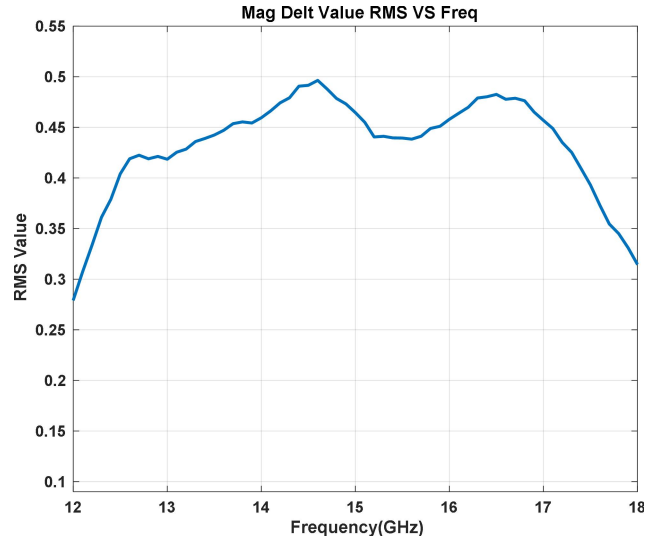
发射通道衰减相对衰减



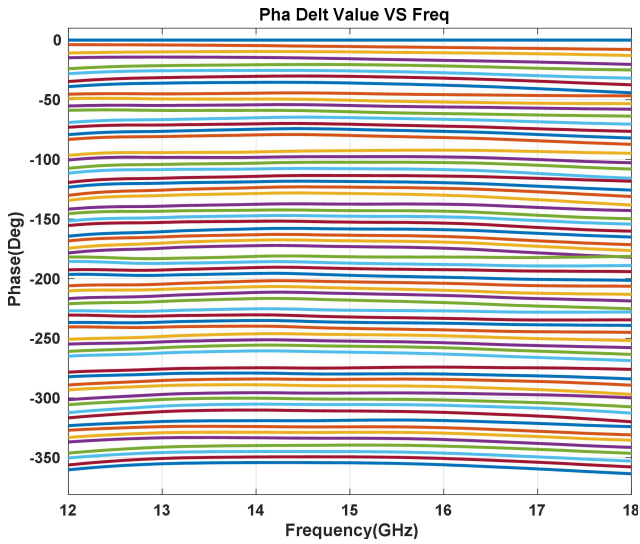
发射衰减累计误差



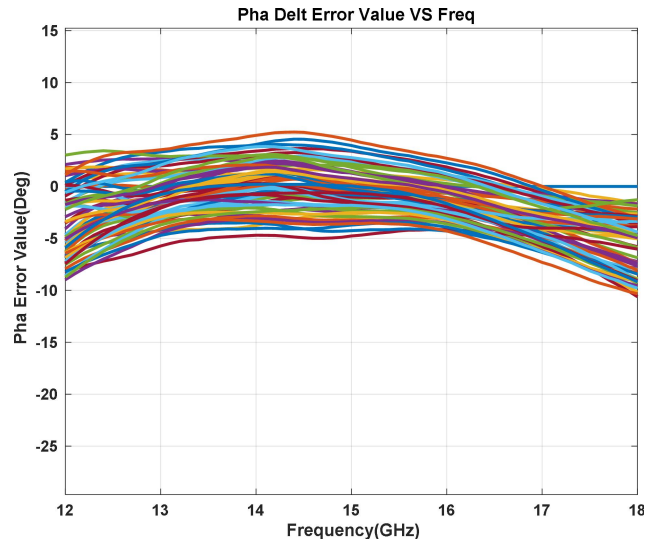
发射通道衰减寄生调相



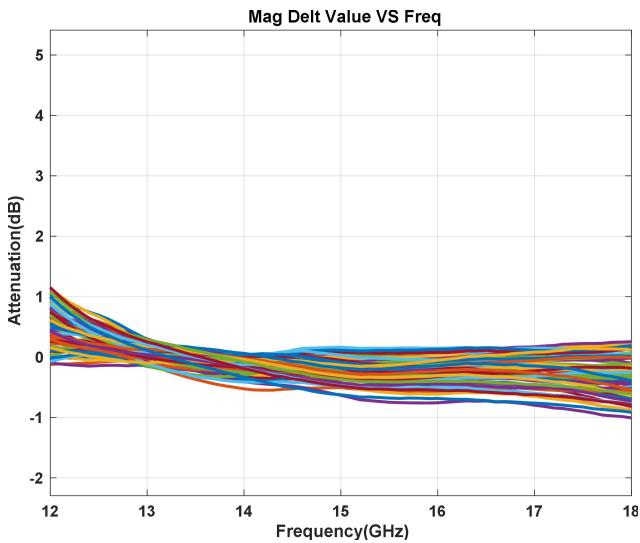
发射通道衰减 RMS 误差



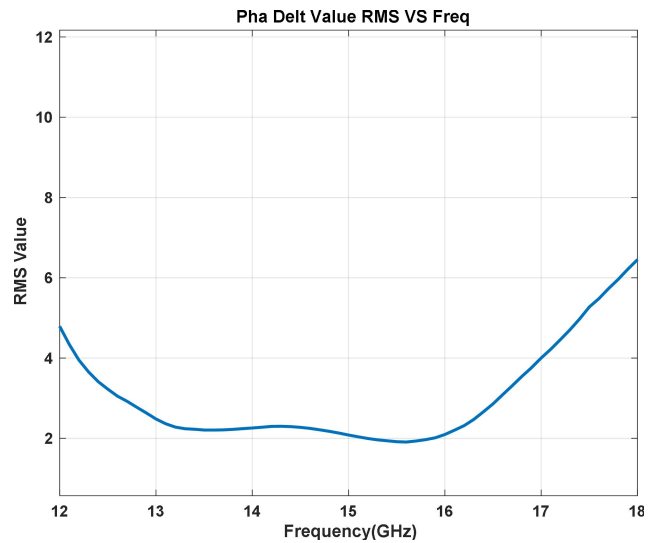
发射通道移相相对相位



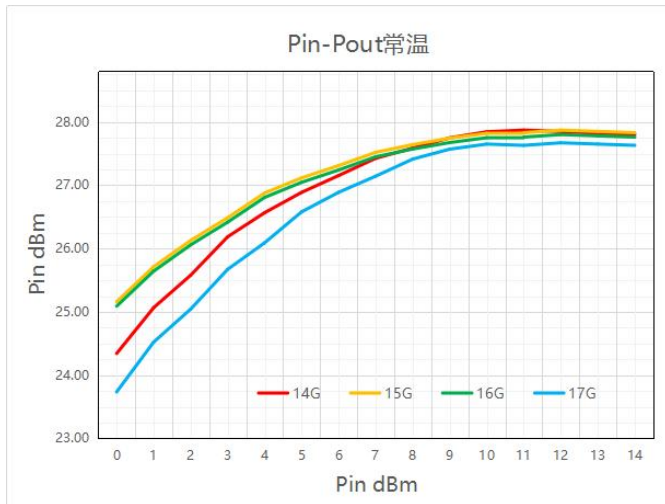
发射通道移相累计误差



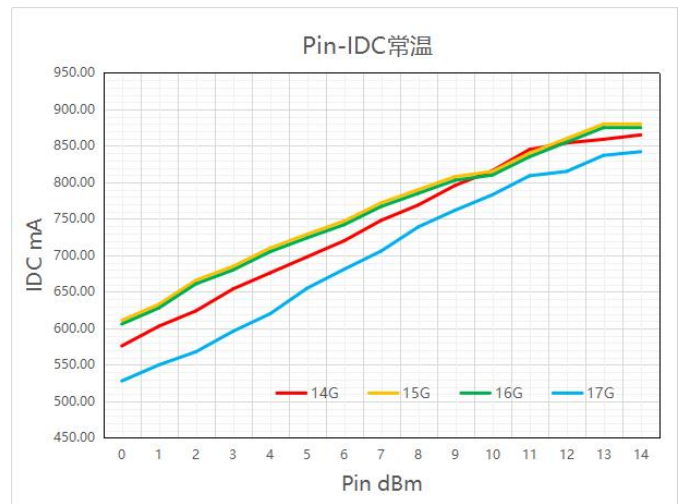
发射通道移相寄生调幅



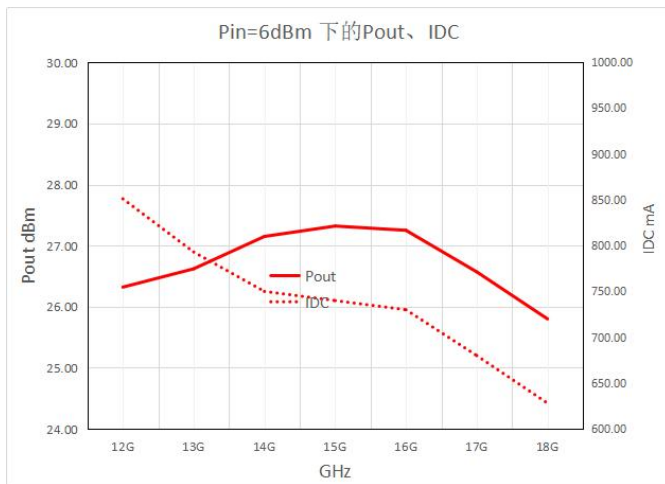
发射通道移相 RMS 误差



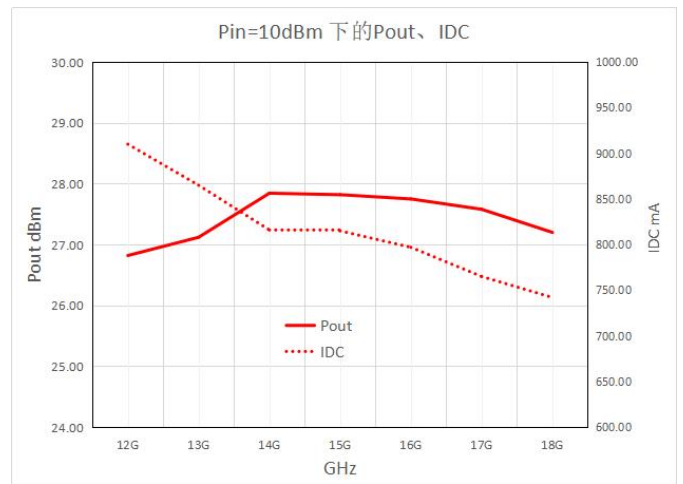
发射通道 pin-pout



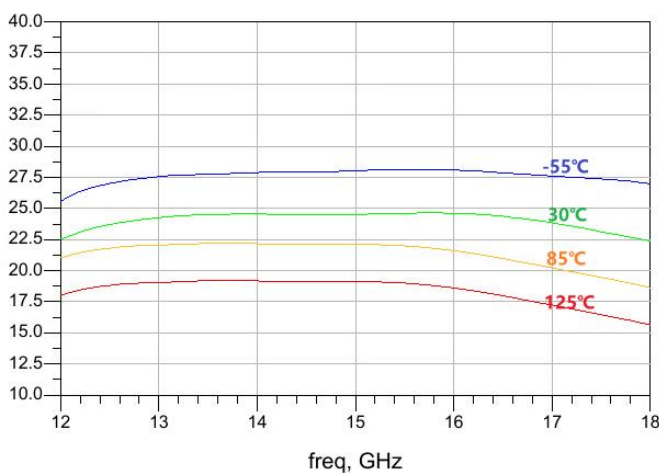
发射通道 pin-IDC(3.3V 电源)



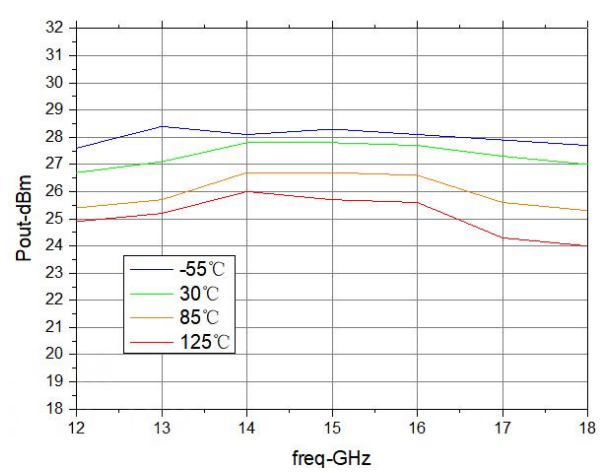
发射通道 Pout@pin=6dBm



发射通道 Pout@pin=10dBm



发射通道高低温增益



发射通道高低温 Pout@pin=10dBm

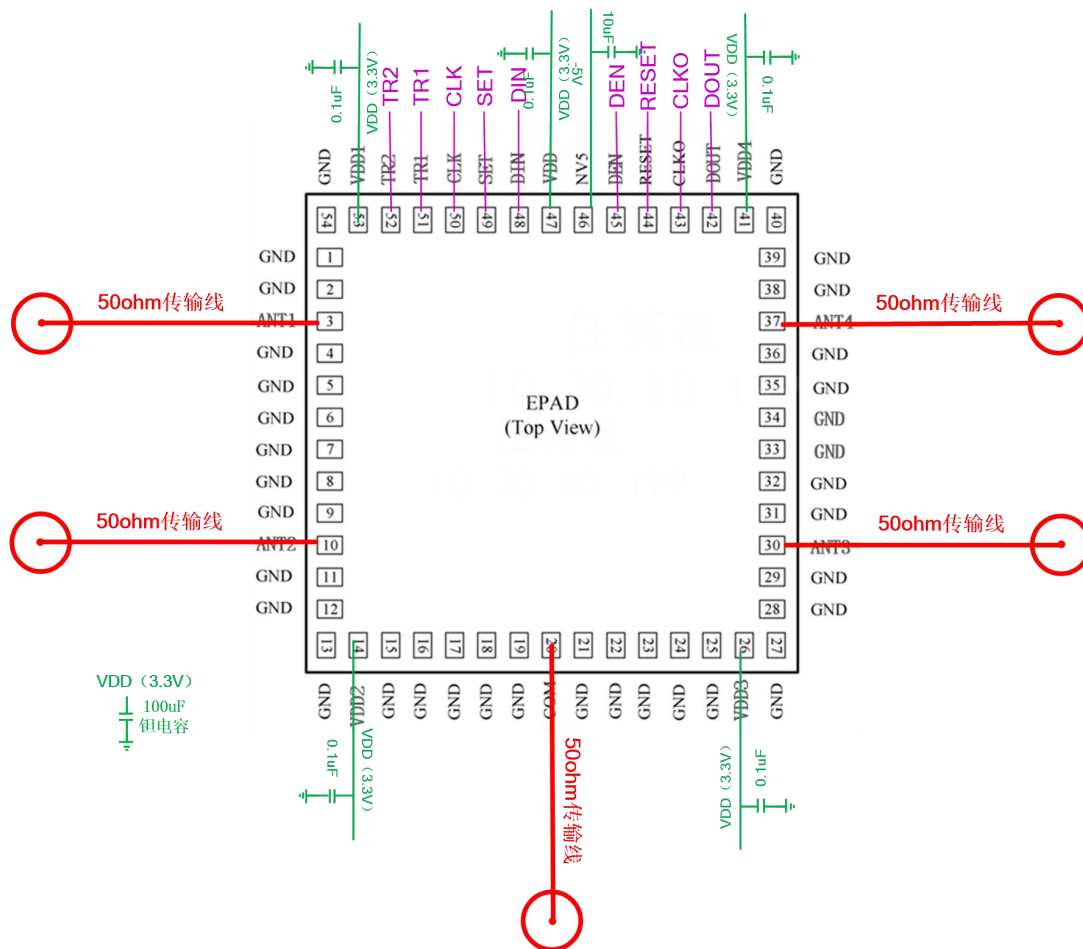
应用电路/装配方案

COM, ANTn 均为射频信号端口, 需要 50 欧姆传输线连接, 射频信号端口不需要片外隔直电容。本芯片的电源电压为 3.3V, 应用时靠近芯片 VDD33 管脚处放置 0.1uF 贴片电容到地, 此外, 本四通道芯片需要至少 100uF 的钽电容滤波, 用来降低脉冲切换时芯片端电源电压的波动。

CLK、TR1、TR2、DIN、SET、DEN、DOUT、CLKO 等为波控输入和输出端口, 芯片工作时, 需先给电源端口 VDD 3.3V 上电, 再给 NF5 -5V 上电, 再给波控 I/O 口控制信号。

所有 3.3V 电源引脚在内部互联。

YCC88-1417CQ1 芯片建议装配方案如下图所示。

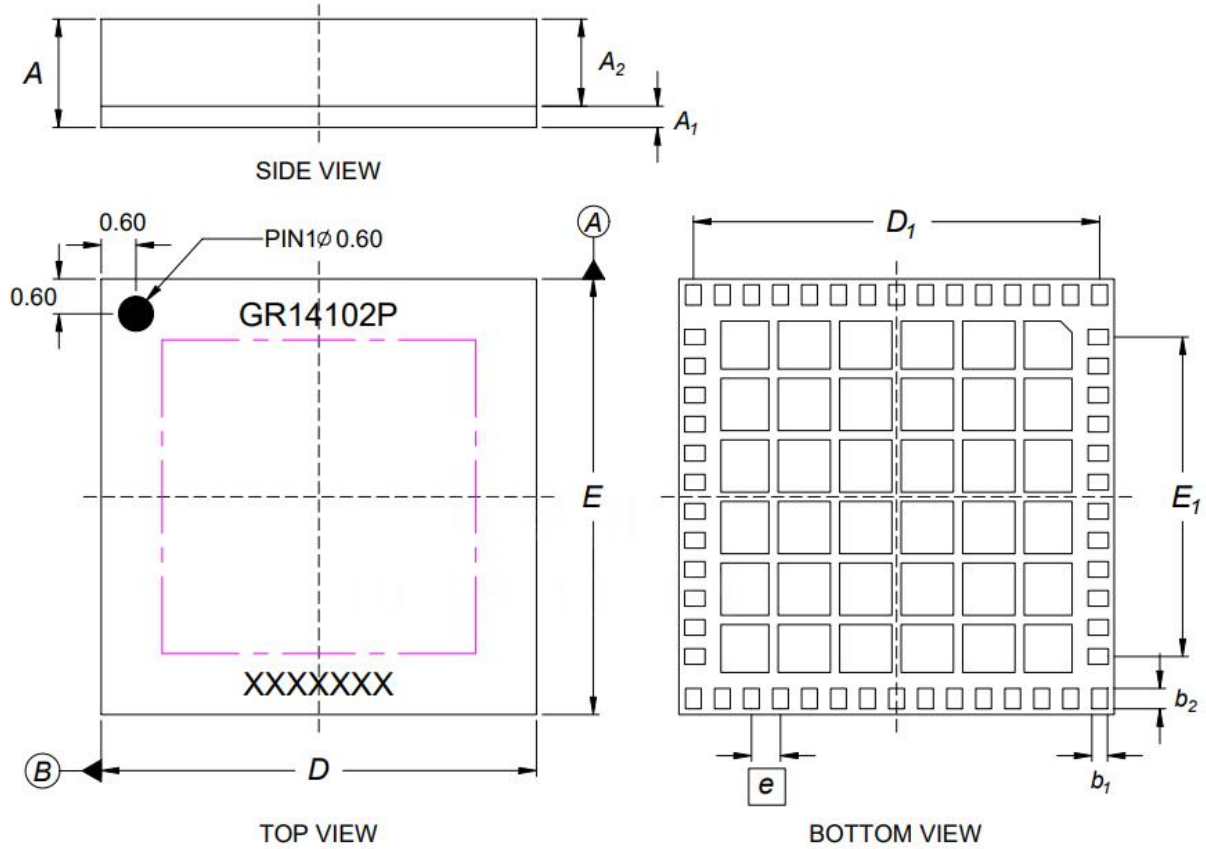


应用电路

封装方案

芯片采用 LGA 54 管脚封装，尺寸为 7.5mm×7.5mm，详细尺寸信息如下图所示。

封装后芯片可通过封装底部大面积 EPAD 进行底部散热，同时封装顶部处为芯片底部的衬底裸漏，因此该封装亦具备顶部散热路径。



封装正面图、侧面图、底面图

表 7 封装尺寸

尺寸符号	数值 (毫米)		
	最小	标称	最大
A	1.40	1.47	1.54
A ₁	0.33	0.37	0.41
A ₂	1.07	1.10	1.13
b ₁	-	0.27	-
b ₂	-	0.35	-
D	7.40	7.50	7.60
D ₁	-	7.00	-
E	7.40	7.50	7.60
E ₁	-	5.50	-
e	-	0.50	-

注意事项

1. 存储：芯片必须放置于具有静电防护功能的容器中，并在氮气环境下保存。
2. 清洁处理：芯片必须在净化环境中操作使用，禁止采用液态清洁剂对芯片进行清洁处理。
3. 静电防护：请严格遵守 ESD 防护要求，避免器件静电损伤。
4. 常规操作：拿取芯片请使用吸笔或胶质吸头。操作过程中要避免工具或手指触碰到芯片。
5. 焊接操作：芯片安装可采用回流焊焊接工艺，确保焊盘与基板焊盘对准。安装面需无杂质、平整。